

Step-down/step-up DC=DC converter with power factor correction PFC

Patent Number: DE19505417
Publication date: 1996-08-29
Inventor(s): KALFHAUS REINHARD (DE)
Applicant(s): KALFHAUS REINHARD (DE)
Requested Patent: ☐ DE19505417
Application Number: DE19951005417 19950217
Priority Number(s): DE19951005417 19950217
IPC Classification: H02M3/28; H02M1/12; G05F1/70
EC Classification: H02M1/00B11
Equivalents:

Abstract

A buck/boost DC/DC converter has a choke (d1.1) in the primary transformer circuit in series with a condenser (cs) and diode (de) with a power transistor (te) across the input and choke. A second choke (d1.2) magnetically coupled to the first is in series with a resistance (se) and both are parallel to the diode and condenser. There is a voltage regulator with a calculator stage following it for power factor correction providing a current setpoint value for a current regulator. To the latter is sent a signal proportional to the current in the second choke and the regulator output determines the switch-off time of the power transistor.

Data supplied from the esp@cenet database - I2

2002 P 75485



B.9

DE 195 05 417 C 2

①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENT- UND
MARKENAMT

⑫ Patentschrift
⑩ DE 195 05 417 C 2

⑤1 Int. Cl.7:
H 02 M 3/28
H 02 M 1/12
G 05 F 1/70
H 02 M 3/10

⑳ Aktenzeichen: 195 05 417.2-32
㉔ Anmeldetag: 17. 2. 1995
㉕ Offenlegungstag: 29. 8. 1996
㉖ Veröffentlichungstag
der Patenterteilung: 8. 3. 2001

Innerhalb von 3 Monaten nach Veröffentlichung der Erteilung kann Einspruch erhoben werden

⑦3 Patentinhaber:
Kalfhaus, Reinhard, 63533 Mainhausen, DE

⑦4 Vertreter:
Stoffregen, H., Dipl.-Phys. Dr.rer.nat., Pat.-Anw.,
63450 Hanau

⑦2 Erfinder:
gleich Patentinhaber

⑤6 Für die Beurteilung der Patentfähigkeit in Betracht
gezogene Druckschriften:

WO 92 15 145 A1

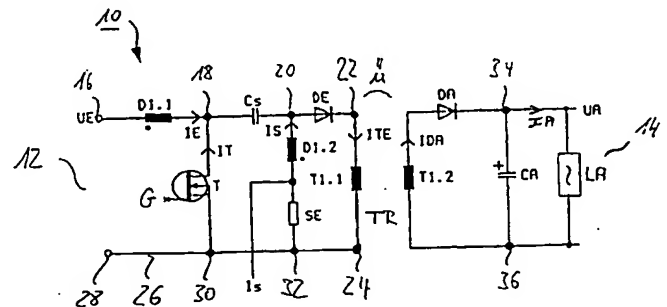
J. SEBASTIAN u.a., Using SEPIC Topology...,
In: EPE Journal, Vol.3, No.2, Juni 1993,
S.107-115;

WEN-JIAN, Gu u.a., Topologies and Charac-
teristics..., In: Electronics and Comm.

in Japan, Part 1, Vol.75, No.1, 1992, S.82-96;
Lloyd H. Dixon, High Power Factor..., In:
Unitrode Power Supply Design, Seminar, Mai 93,
S. 6-1 bis 6-12;

⑤4 SEPIC-Schaltnetzteil

⑤7 Schaltnetzteil (10) zur Umwandlung einer an einem Eingangskreis (12) anliegenden Eingangsspannung UE in eine an einem mit einer Last CA, LA belasteten Ausgangskreis (14) anliegende geregelte Ausgangsspannung UA, wobei der Eingangskreis (12) eine erste Drosselspule D1.1 aufweist, die über eine erste Verbindungsstelle (18) in Serie mit einem Kondensator CS verbunden ist, der über eine zweite Verbindungsstelle (20) über eine Diode DE mit einem ersten Anschluss (22) des Ausgangskreises (14) verbunden ist, der seinerseits mit einem zweiten Anschluss (24) über eine Verbindungsleitung (26) an einem Eingang (28) des Eingangskreises (12) liegt und wobei zwischen der ersten Verbindungsstelle (18) und der Verbindungsleitung (26) ein Leistungstransistor T und zwischen der zweiten Verbindungsstelle (20) und der Verbindungsleitung (26) eine zweite, mit der ersten Drosselspule D1.1 magnetisch gekoppelte Drosselspule D1.2 angeordnet ist, wobei das Schaltnetzteil (10) einen Regelkreis (38) mit einem Spannungsregler KU, einem Stromregler KI sowie einer Steuereinheit (40) aufweist, wobei ein Ausgang (48) des Spannungsreglers KU bei einer doppelweggleichgerichteten Eingangsspannung UE über ein Rechenglied RG zur PFC-Bewertung oder bei einer gleichförmigen Eingangsspannung UE über ein Koppelglied RG mit dem Stromregler KI verbunden ist, so dass eine Ausgangsgröße (D) des Rechengliedes RG oder des Koppelgliedes RG als Stromsollwert für den Stromregler KI zur Verfügung steht, wobei dem Stromregler KI eine einem in der zweiten Drosselspule D1.2 gemessenen Strom IS proportionale Größe I_S als Ist-Wert zugeführt wird und wobei ein Ausgang (60) des Stromreglers KI zur Regelung einer Ausschaltzeit T-OFF mit einer Steuereinheit (40) verbunden ist, deren Ausgang GA mit einem Steuereingang G des Leistungstransistors T verbunden ist.



DE 195 05 417 C 2

Die Erfindung bezieht sich auf ein SEPIC-Schaltnetzteil zur Umwandlung einer an einem Eingangskreis anliegenden doppelweggleichgerichteten oder gleichförmigen Eingangsspannung mit oder ohne PFC-Bewertung in eine geregelte Ausgangsspannung sowie auf ein SEPIC-Schaltnetzteil der oben genannten Art mit Potentialtrennung.

Ein SEPIC-Schaltnetzteil mit PFC-Bewertung ist aus Lloyd H. Dixon: "High Power Factor Preregulator Using the SEPIC Converter", Unitrode, May 1993, bekannt.

Aus dem Stand der Technik sind verschiedene Schaltungsvarianten bekannt, die Einrichtungen zur Leistungsfaktorverbesserung (PFC) aufweisen. Ziel dabei ist es, einen Strom am Eingang des Netzgerätes der Eingangsspannung nachzuempfinden, wobei der Strom mit der Spannung in Phase liegen soll. Die doppelweggleichgerichtete Spannung an einem 50 oder 60 Hz-Netz schwankt zwischen 0 Volt und einem Scheitelwert, so dass auch der Strom zwischen 0 A und einem Scheitelwert der Sinusform entsprechend nachgeführt werden soll.

Zum einen wird eine Hochsetzsteller-Topologie mit nachgeschaltetem Durchflusswandler oder einer anderen Wandlertopologie mit Potentialtrennung eingesetzt. Dabei tritt der Nachteil auf, dass in zwei Stufen "gechopp" wird und eine Hintereinanderschaltung zweier Schaltnetzteile sowohl kostenaufwendig als auch energetisch ungünstiger ist, da die Wirkungsgrade beider Netzteile multipliziert werden.

Andererseits ist aus dem Stand der Technik eine weitere Topologie unter dem Namen "SEPIC" bekannt, die von 0 Volt (Flußspannung) bis zu einer bestimmten Spannung hochtransformieren kann. In der vorher genannten Schaltungstopologie versucht man, den Hochsetzsteller durch die "SEPIC"-Topologie zu ersetzen. Jedoch bleibt der Nachteil des zweistufigen Konzeptes erhalten. Ein weiterer Nachteil der Booster-Topologien ist auch ein kurzschlussbildender Zwischenkreiskondensator sowie die fehlende Kurzschlussfestigkeit der Schaltungskonfiguration.

Auch ist eine Hochsetzsteller-Topologie bekannt, bei der eine DC-Zwischenkreisspannung aus der sinusförmigen Netzspannung über einen Spannungsregelverstärker erzeugt wird, dessen verstärkte Spannungsfehlerdifferenz mit der Form der Eingangsspannung multipliziert wird. Diese Größe dient anschließend als Stromsollwert.

Der Aufsatz von Lloyd H. Dixon: "High Power Factor Preregulator, Using the SEPIC Converter", Unitrode, May 1993, beschreibt die Verwendung eines SEPIC-Schaltnetzteils zur Verbesserung des Leistungsfaktors bei sinusförmiger Netzstromaufnahme.

In Fig. 1 des Aufsatzes ist die Topologie eines SEPIC-Schaltkreises dargestellt, wobei der Eingangskreis eine erste Drosselspule D1.1 aufweist, die über eine erste Verbindungsstelle in Serie mit einem Kondensator CS verbunden ist, der über eine zweite Verbindungsstelle über eine Diode DE mit einem ersten Anschluß des Ausgangskreises verbunden ist, der seinerseits mit einem zweiten Anschluß über eine Verbindungsleitung an einem Eingang des Eingangskreises liegt und wobei zwischen der ersten Verbindungsstelle und der Verbindungsleitung ein Leistungstransistor T und zwischen der zweiten Verbindungsstelle und der Verbindungsleitung eine zweite, mit der ersten Drosselspule D1.1 magnetisch gekoppelte Drosselspule D1.2 angeordnet ist.

Zur PFC-Bewertung wird in Fig. 7 des Aufsatzes ein Regelkreis vorgeschlagen, umfassend einen Spannungsregler zur Regelung der Ausgangsspannung, dessen Ausgang mit einem Rechenglied verbunden ist, das eine Sollgröße für einen unterlagerten Stromregelkreis zur Verfügung stellt. Als

weitere Eingangsgröße des Rechengliedes ist eine der Eingangsspannung folgende Größe in Form einer Sinushalbwellen vorgesehene, die mit der Ausgangsgröße des Spannungsreglers multipliziert wird. Ferner wird das Quadrat einer der Eingangsspannung proportionalen Gleichgröße als Eingangsgröße zugeführt, die durch das Produkt aus Eingangsspannung und Regelgröße dividiert wird.

Der unterlagerte Stromregelkreis ist in Fig. 5 des Aufsatzes dargestellt, wobei ein durch den Leistungstransistor T fließender Schaltstrom gemessen wird, dessen Mittelwert dem Mittelwert des Eingangsstroms proportional ist.

Des Weiteren ist in dem Aufsatz von Lloyd H. Dixon ein SEPIC-Schaltnetzteil mit Potentialtrennung dargestellt (Fig. 11), wobei die zweite Drosselspule durch einen Trenntransformator ersetzt wird. Daraus resultieren jedoch große Streuinduktivitäten, die Verzögerungen, Spannungsspitzen und schwierige energetische Verhältnisse verursachen.

In dem Aufsatz von J. Sebastián u. a., "Using SEPIC Topology for Improving Power Factor in Distributed Power Supply Systems" in EPE Journal, Vol. 3, No. 2, Juni 1993, s. 107-110 ist die Verwendung einer SEPIC-Topologie mit PFC-Bewertung als Energieversorgungseinheit beschrieben. Zur PFC-Regelung wird einerseits eine Multiplikationsmethode und andererseits eine Spannungsfolgemethode vorgeschlagen, die in verschiedenen Betriebsphasen (kontinuierlicher Leitbetrieb oder Lückbetrieb) Verwendung finden. Insbesondere bei der Multiplikationsmethode gehen als Ist-Größen die eine Sinusform aufweisende Eingangsspannung UE, der Eingangsstrom IE sowie die Ausgangsspannung UA in den Regelkreis ein.

In der WO 9215145 A1 wird ein Steuerverfahren für einen Spannungswandler mit großem Eingangsspannungsbereich bei sinusförmiger Netzstromaufnahme und die Verwendung eines solchen Verfahrens beschrieben. Bei dem Schaltnetzteil handelt es sich um einen Hochsetzsteller, dessen Eingangsstrom in Abhängigkeit von einem Stromsollwert gesteuert oder geregelt wird. Zur Regelung ist ein Regelkreis mit einem Spannungsregler, einem Rechenglied sowie einem Stromregler vorgesehen. Die Ausgangsspannung des Schaltnetzteils ist als Istwert für den Spannungsregler vorgesehen, der in Abhängigkeit von einem Sollwert ein Regelsignal bereitstellt. Der Stromsollwert wird gebildet durch die Multiplikation eines der gleichgerichteten Eingangsspannung des Spannungswandlers proportionalen Signals mit dem Regelsignal und außerdem mit einem Gleichspannungssignal, das umgekehrt proportional zum Scheitelwert, zum Effektivwert oder zum Mittelwert der Eingangsspannung ist. Bei dieser Schaltungsanordnung wird der Eingangsstrom in einer Zuleitung gemessen, was bei Verwendung einer SEPIC-Topologie aufgrund des kontinuierlichen Stromverlaufs zu Problemen führt.

Der Erfindung liegt einerseits das Problem zugrunde, ein Schaltnetzteil der genannten Art derart weiterzubilden, dass dieses sowohl für den Betrieb an sinushalbwellenförmiger Eingangsspannung mit PFC-Bewertung als auch für den Betrieb an gleichförmiger Eingangsspannung betrieben werden kann. Dabei soll die PFC-Bewertung weitgehend unabhängig von Schwankungen der Eingangsspannung erfolgen. Andererseits soll ein Schaltnetzteil zur Verfügung gestellt werden, dass ebenfalls bei sinushalbwellenförmiger Eingangsspannung als auch bei gleichförmiger Eingangsspannung eine Potentialtrennung zur Verfügung stellt, ohne störende Netzrückwirkungen zu verursachen.

Das Problem der vorliegenden Erfindung wird durch die Merkmale der Ansprüche 1 und 2 gelöst.

Das Konzept zeichnet sich dadurch aus, dass im Eingangskreis der Schaltung eine zum Ausgangsstrom IA proportionale Gleichgröße Is gemessen werden kann und im

Ausgangskreis der Schaltung ein Spannungsregelkreis liegt, der die Ausgangsspannung regelt und mittels einer Übertragungsstrecke die verstärkte Fehlerdifferenz auf den Eingangskreis, d. h. den Eingang des Rechenglieds, zurückgemeldet wird. Dadurch wird ermöglicht, dass ein Konzept – wie SEPIC – auch ohne Potentialtrennung als Tief-/Hochsetzsteller benutzt werden kann.

Durch die Ankopplung der Last CA, LA über einen Transformator T wird eine Potentialtrennung erreicht. Erfindungsgemäß ist eine Primärspule des Transformators über eine Diode mit dem SEPIC-Schaltnetzteil verbunden und die Last CA, LA ist über eine weitere Diode mit einer Sekundärwicklung des Transformators gekoppelt. Insbesondere durch die eingangsseitige Diode erfolgt eine Entmagnetisierung des Transformators, wodurch verhindert wird, dass der Transformator ein Sättigungsverhalten aufweist.

Die Messung der dem Strom IS in der Drosselwicklung D1.2 und damit dem Ausgangsstrom IA äquivalenten Gleichgröße IS erfolgt vorteilhaft mittels eines Shunts, der in Reihe mit der Drosselwicklung D1.2 liegt.

Als weiterer Vorteil der Schaltungsconfiguration ist das dem Spannungsverstärker nachgeschaltete Rechenglied zu erwähnen, wodurch eine optimierte PFC-Bewertung erfolgen kann. Bei konstanter Leistung wird bei sinkender Eingangsspannung UE der Eingangsstrom IE steigen. Da aber der Strom IS über die Eingangsspannung UE konstant bleibt, darf sich die Ausgangsgröße des Rechenglieds als Soll-Wert für den Strom IS, nicht verändern. Soll die Ausgangsgröße jedoch konstant sein und die Eingangsgröße mit der Eingangsspannung UE multipliziert werden, muss die Eingangsspannung UE durch den Spitzenwert der Eingangsspannung als Gleichspannungswert UES bzw. $K \times UES$ dividiert werden. Damit wird der Quotient UE/UES konstant.

Im Gegensatz zu dem bekannten Stand der Technik wird bei sinkender Eingangsspannung UE die Amplitude des Stroms am Eingang steigen und da beim Stand der Technik der Eingangsstrom IE direkt gemessen wird, muss die Größe D entsprechend steigen. Demnach wird beim Stand der Technik durch das Quadrat der Spannung UES dividiert.

Durch den zwischen Eingang und Ausgang liegenden Kondensator kann die vorliegende Schaltung aufschaltstrombegrenzend gemacht werden, wodurch ein Durchgriff auf einen dann zu transformierenden Eingangskondensator auf den Ausgang nicht stattfindet bzw. kurzschlussstromge-regelt dieser Kondensator aufgeladen wird.

Bei einer Ausführungsform mit Potentialtrennung wird die Sinusspannung auf einen fiktiven Zwischenkreis transformiert, der unter oder über der Eingangsspannung liegt.

Dieser fiktive Zwischenkreis wird über den Transformator mit einer Übersetzung \bar{U} transformiert. Als weiterer Vorteil ist zu nennen, dass beim Einschalten des Netzteils auf einen sehr geringen Kondensator nämlich den Schwebekondensator CS aufgeschaltet wird. Durch den Transformator wird der ursprüngliche Zwischenkreiskondensator der zweistufigen Topologie nunmehr in den Ausgang transformiert, wird aber weiterhin mit 100 Hertz beaufschlagt. Um geringe Welligkeiten zu erhalten, muss dieser in der Kapazität groß sein, wird aber – da nun in den Niederspannungsbereich verlegt – in dem CU-Produkt beherrschbarer sein, als im Hochspannungsbereich, zumal hier auch Kondensatoren wesentlich besserer Güte über den Temperatur- und Strombereich erhältlich sind.

Um eine Potentialtrennung auch im Regelkreis vorzusehen, wird der Spannungsregler über ein potentialtrennendes Übertragungselement wie OPTO-Koppler mit dem Rechenglied verbunden.

Gemäß einer vorteilhaften Ausgestaltung ist vorgesehen, dass das Steuerglied zumindest zwei Stromquellen zum La-

den und Entladen eines Kondensators sowie einen Komparator aufweist, dessen Eingang mit dem Kondensator zur Messung der Kondensatorspannung verbunden ist und dessen Ausgang einerseits mit dem Leistungstransistor und andererseits mit Schaltelementen wie Diodentoren verbunden ist, die in Abhängigkeit von dem Ausgangssignal des Komparators den Lade- bzw. Entladevorgang zur Bestimmung der Einschalt- bzw. Ausschaltzeiten T-On und T-Off einleiten.

Auch ist vorgesehen, dass eine erste Stromquelle eingangsseitig über einen Widerstand R1 mit dem Stromregler und ausgangsseitig über ein Schaltelement mit dem Kondensator verbunden ist und dass eine zweite Stromquelle über einen Widerstand R2 mit der Eingangsspannung UE verbunden und ausgangsseitig über das Schaltelement S2 zur Aufladung mit dem Kondensator verbunden ist. Dadurch findet eine T-On-Steuerung und eine T-Off-Regelung statt. Dadurch wird prinzipiell über die Eingangsspannung verhindert, dass der Zwischenkreis bzw. die Ausgangsspannung dynamische Schwankungen mit der Eingangsspannung erfährt.

Bei dieser Schaltungsconfiguration wird bei konstanter Last die Ausschaltzeit T-Off konstant sein. Der Kondensator wird dann immer mit der gleichen Zeit entladen. Die Einschaltzeit T-On wird sich umgekehrt proportional der Eingangsspannung UE einstellen, d. h. je niedriger die Eingangsspannung ist, desto länger wird die Einschaltzeit T-On sein.

Weitere Einzelheiten, Vorteile und Merkmale der Erfindung ergeben sich nicht nur aus den Ansprüchen, den diesen zu entnehmenden Merkmalen – für sich und/oder in Kombination –, sondern auch aus der nachfolgenden Beschreibung eines der Zeichnungen zu entnehmenden bevorzugten Ausführungsbeispiels.

Es zeigen:

Fig. 1 das Prinzipschaltbild eines modifizierten Hoch-Tiefsetzstellers mit Potentialtrennung,

Fig. 2 eine Regelkreisanordnung mit Ansteuereinheit für die Schaltungsanordnung gemäß Fig. 1 und

Fig. 3 eine Variante eines Rechenglieds für den Regelkreis gemäß Fig. 2.

Fig. 1 zeigt ein Schaltnetzteil (10) mit Eingangskreis (12) und Ausgangskreis (14), wobei zur Potentialtrennung zwischen Eingangskreis (12) und Ausgangskreis (14) ein Transformator TR mit einer Primärwicklung T1.1 und einer Sekundärwicklung T1.2 vorgesehen ist. Der Transformator weist das Übersetzungsverhältnis \bar{U} auf.

Eine Eingangsklemme (16) ist über eine Drosselspule D1.1 mit einer ersten Verbindungsstelle (18) verbunden, von der aus ein Kondensator CS über eine zweite Verbindungsstelle (20) und eine Diode DE mit dem Eingang (22) der Primärwicklung T1.1 des Transformators TR verbunden ist.

Ein Ausgang (24) der Primärwicklung T1.1 ist über eine Verbindungsleitung (26) mit einer weiteren Eingangsklemme (28) des Eingangskreises (12) verbunden.

Ausgehend von der Verbindungsstelle (18) ist ein Leistungstransistor T mit der Verbindungsleitung (26) an einer Verbindungsstelle (30) verbunden. Ausgehend von der Verbindungsstelle (20) ist eine zweite Drosselspule D1.2, die mit der ersten Drosselspule D1.1 magnetisch gekoppelt ist, über ein Widerstandselement wie Shunt SE an einer Verbindungsstelle (32) mit der Verbindungsleitung (26) verbunden.

Der Ausgangskreis (14) besteht im wesentlichen aus der Sekundärwicklung T1.2 des Transformators TR, die einerseits über eine Diode DA an einer Verbindungsstelle (34) mit dem Glättungskondensator CA, in diesem Fall mit dem Plus-Pol eines Kondensators verbunden ist. Andererseits ist

die Sekundärwicklung T1.2 mit dem Minus-Pol der Last verbunden. Parallel zu dem Glättungskondensator CA kann eine Last LA angeschlossen und die Ausgangsspannung UA abgegriffen werden.

Fig. 2 zeigt die schematische Darstellung einer Regelkreisanordnung (38) mit einer nachgeschalteten Steuereinheit (40) wie PWM-Schaltkreis. Der Regelkreis besteht aus einem Spannungsregler KU, einem nachgeschalteten Rechenglied RG, RG' sowie einem dem Rechenglied RG, RG' nachgeschalteten Stromregler KI. Eingangsseitig weist der Spannungsregler KU einen Vergleichler (42) auf, der die Differenz zwischen der Ausgangsspannung UA als Istgröße und einer Sollspannung U-Soll als Sollgröße sowie einer über ein Rückkoppelglied (44) rückgekoppeltes Ausgangssignal bildet. Dieses Differenzsignal wird einem Verstärker (46) zugeführt und verstärkt. Der Ausgang (48) des Spannungsreglers KU ist mit dem Eingang (50), (50') des Rechengliedes RG, RG' verbunden. Ein Ausgang (52), (52') des Rechengliedes RG, RG' ist mit einem Vergleichler (54) des Stromregelkreises KI verbunden. Die Ausgangsgröße des Rechengliedes RG, RG' dient als Stromsollwert für den folgenden Stromregelkreis KI. Der Vergleichler (54) vergleicht den Stromsollwert D des Rechengliedes RG, RG' mit einer an dem Shunt SE gemessenen und dem Ausgangsstrom IA proportionalen Gleichgröße Is als Stromistwert und eine über ein Rückkoppelglied (56) anliegende Rückkoppelgröße miteinander. Der Vergleichswert wird einem Verstärker (58) zugeführt, wodurch ausgangsseitig an einem Ausgang (60) eine fehlerverstärkte Stromdifferenz E aus Stromistwert Is (Gleichgröße) und Stromsollwert D zur Verfügung steht.

Der Ausgang (60) (Signal E) des Stromreglers KI ist über einen Widerstand R1 mit einer Stromquelle IQ1 wie Stromspiegel verbunden, die ausgangsseitig über ein Schaltelement S1 an einem Verbindungspunkt (62) einerseits mit einem Kondensator C1 und andererseits mit einem Eingang (64) einer Komparatorschaltung (66) verbunden ist. Der Kondensator C1 ist mit seinem noch freien Anschluss mit Masse (68) verbunden.

Des weiteren ist die Steuereinheit (40) über einen Widerstand R2 mit einer zweiten Stromquelle IQ2 verbunden, die aus den Stromspiegeln (70), (72) besteht, und ein Ausgang (74) der Stromquelle IQ2 über ein Schaltelement S2 mit dem Kondensator C1 bzw. dem Eingang (64) der Komparatorschaltung (66) verbunden ist. Ein Ausgang (76) des Komparators (66) ist einerseits mit einem Steuerzugang G des Leistungstransistors T und andererseits mit den Steuereingängen der Schaltelemente S1, S2 verbunden.

Fig. 3 zeigt die Ausführungsform des Rechenglieds RG', das einerseits mit einem Eingang (78) über einen Widerstand R4 mit der Eingangsspannung UE verbunden ist und andererseits mit einem Eingang (80) über einen Widerstand R5 mit dem Spitzenwert der Eingangsspannung als Gleichspannungswert UES verbunden ist. Die Ausgangsgröße D wird dabei wie folgt bestimmt:

$$D = A \times B/C = A \times UE/UES$$

mit A = Fehlerverstärkte Spannungsdifferenz aus Istwert und Sollwert

B = UE = Doppelweggleichgerichtete Eingangsspannung

C = UES = Spitzenwert der Eingangsspannung als Gleichspannungswert bzw. $k \times UES$

D = $A \times B/C$ = Stromsollwert

Im folgenden soll die Funktion der Schaltung näher erläutert werden. An den Eingangsklemmen (16), (28) des Eingangskreises (12) liegt eine gleichgerichtete Eingangsspannung UE in Form von Sinushalbwellen an. Bei geschlosse-

nem Transistor T wird durch die Eingangsspannung UE ein Strom IE durch die Drosselspule D1.1 und den Transistor T getrieben. Entsprechend des Übersetzungsverhältnisses des Transformators TR wird der Primärstrom ITE auf den Ausgangsstrom IDA = IA transformiert.

Im eingeschwungenen Zustand wird der Strom IS durch die Drosselspule D1.2 dem Ausgangsstrom IA gleich sein bzw. proportional sein. Bei Öffnen des Transistors werden die Ströme IE und IS durch die Diode DE und die Primärwicklung T1.1 des Transformators TR geleitet. Der Transformator TR wirkt als Stromrafo und mit dem Übersetzungsverhältnis ü wird in der Sekundärwicklung T1.1 ein um 180° phasenverschobener Strom IDA = IA induziert, der über die Diode DA in die Last bzw. den Kondensator CA fließen kann.

Nunmehr besteht die Möglichkeit, im Eingangskreis der Schaltung über den in Reihe mit der Drosselspule D1.2 angeordneten Shunt SE eine dem Strom IS entsprechende DC-Größe zu ermitteln, der als Istgröße für den Stromregler KI der Regelkreisanordnung (38) zur Verfügung steht. Entscheidend ist, dass die DC-Größe dem Ausgangsstrom IA entspricht bzw. proportional ist.

Die Ausgangsspannung UA wird dem Spannungsregler KU als Istgröße zugeführt. Im Ausgang des Spannungsreglers KU liegt eine fehlerverstärkte Spannungsdifferenz A aus Istwert UA und Sollwert UA-Soll an. Bei der beschriebenen Schaltungskonfiguration, also mit Potentialtrennung, sollte die Ausgangsgröße des Spannungsreglers KU über eine potentialtrennende Übertragungsstrecke (nicht dargestellt) wie OPTO-Koppler auf den Eingangskreis, d. h. den Eingang (50) bzw. (50') des Rechenglieds RG bzw. RG' zurückgemeldet werden.

Die in Fig. 2 dargestellte Ausführungsform des Rechenglieds RG ist für eine DC-Version des Netzteils bestimmt, d. h., dass die Eingangsspannung UE als gleichgerichtete Spannung zur Verfügung steht. Liegt die Eingangsspannung UE jedoch in Sinus-Halbwellenform vor, so wird das Rechenglied RG durch eine weitere Version des Rechenglieds RG ersetzt. Im folgenden wird die Schaltung mit einer sinushalbwellenförmigen Eingangsspannung UE betrachtet.

Bei konstanter Leistung wird bei sinkender Eingangsspannung UE der Eingangsstrom IE steigen. Da aber der Strom IS über UE konstant bleibt, darf sich die Größe D, als Sollgröße des nachgeschalteten Stromreglers KI, nicht verändern. Soll die Ausgangsgröße D des Rechenglieds RG' jedoch konstant sein, muss, da die Eingangsgröße A mit der Wechselgröße UE multipliziert wird, UE durch UES (Spitzenwerte der Eingangsspannung als Gleichspannungswert bzw. $k \times UES$) dividiert werden. Dieser Quotient ist konstant. Somit wird durch Nachschaltung eines einfachen Rechengliedes in den Ausgang des Spannungsreglers KU dieser Kreis zu einem Power-Faktor-korrigierten (PFC) Regelkreis.

Das heisst mit anderen Worten: Erfassung der Spannung UA im Ausgangskreis (14), Vergleich mit einer Sollspannung U-Soll, Verstärkung dieser Regeldifferenz, Übertragung mittels Übertragungsstrecke wie OPTO-Koppler auf den Eingang (50') des Rechenglieds RG', Multiplikation dieses Wertes mit der Kurvenform der Eingangsspannung UE, die bei Doppelweggleichrichtung als Sinushalbwellen ansteht und Division durch UES. Die Ausgangsgröße D ist wiederum sinusförmig und dient als Sollwert für den Stromregler KI und wird in den Vergleichler (54) mit der zum Strom IS proportionalen DC-Größe als Istwert verglichen. Am Ausgang (60) liegt die fehlerverstärkte Stromdifferenz E aus Istwert und Sollwert an, die nun wiederum zur Regelung der Ausschaltzeit T-Off des Leistungstransistors T dient.

Am Ausgang (76) der Steuereinheit (40) liegt ein Steuer-

signal GA an, durch das der Transistor T gesteuert wird. Gleichzeitig werden mit diesem Steuersignal die Schaltelemente S1, S2, die als Diodentore ausgebildet sein können, gesteuert. Ist das Steuersignal GA "high", so wird ein Strom I1' umgekehrt proportional der Eingangsspannung UE einen Kondensator aufladen. Ist das Steuersignal GA "low", wird der Schalter S1 geschlossen sowie der Schalter S2 geöffnet, wodurch gesteuert durch das Signal E (fehlerverstärkte Stromdifferenz aus Istwert und Sollwert) der Kondensator C1 über den Strom I2' geregelt entladen wird.

Bei konstanter Last wird somit die Ausschaltzeit T-Off konstant sein. Der Kondensator C1 wird immer mit der gleichen Zeit, d. h. in der Zeit T-Off, entladen. Die Einschaltzeit T-On wird sich umgekehrt proportional der Eingangsspannung UE einstellen, d. h. je niedriger die Eingangsspannung UE ist, desto länger wird die Einschaltzeit T-On sein.

Die Steuerung der Einschaltzeit T-On wird mittels der Stromquelle IQ2 realisiert, wobei der Eingangsstrom I1 dieser Stromquelle proportional der Eingangsspannung UE ist. Da der Aufladestrom I1' = I1 ist und damit proportional zur Eingangsspannung UE ist, ist die Einschaltzeit T-On umgekehrt proportional zur Eingangsspannung UE. Der Aufladevorgang ereignet sich, während am Ausgang (76) des Komparators das Steuersignal GA auf "high" liegt. Liegt das Steuersignal GA auf dem Wert "low", wird der Aufladestrom I1' abgeschaltet und der Kondensator gesteuert über das Ausgangssignal E des Stromreglers über den Strom I2' entladen.

Die zuvor wiedergegebene Beschreibung der Schaltung des Regelkreises sind rein beispielhaft, ohne dass hierdurch eine Einschränkung der erfindungsgemäßen Lehre erfolgt. Vielmehr erstreckt sich diese auch auf Varianten und Ausgestaltungen, in denen die Erfindung realisierbar ist. Auch ist das den Erläuterungen zu Grunde liegende Regelverfahren Gegenstand der Erfindung.

Patentsprüche

1. Schaltnetzteil (10) zur Umwandlung einer an einem Eingangskreis (12) anliegenden Eingangsspannung UE in eine an einem mit einer Last CA, LA belasteten Ausgangskreis (14) anliegende geregelte Ausgangsspannung UA, wobei der Eingangskreis (12) eine erste Drosselspule D1.1 aufweist, die über eine erste Verbindungsstelle (18) in Serie mit einem Kondensator CS verbunden ist, der über eine zweite Verbindungsstelle (20) über eine Diode DE mit einem ersten Anschluss (22) des Ausgangskreises (14) verbunden ist, der seinerseits mit einem zweiten Anschluss (24) über eine Verbindungsleitung (26) an einem Eingang (28) des Eingangskreises (12) liegt und wobei zwischen der ersten Verbindungsstelle (18) und der Verbindungsleitung (26) ein Leistungstransistor T und zwischen der zweiten Verbindungsstelle (20) und der Verbindungsleitung (26) eine zweite, mit der ersten Drosselspule D1.1 magnetisch gekoppelte Drosselspule D1.2 angeordnet ist, wobei das Schaltnetzteil (10) einen Regelkreis (38) mit einem Spannungsregler KU, einem Stromregler KI sowie einer Steuereinheit (40) aufweist, wobei ein Ausgang (48) des Spannungsreglers KU bei einer doppelweggleichgerichteten Eingangsspannung UE über ein Rechenglied RG' zur PFC-Bewertung oder bei einer gleichförmigen Eingangsspannung UE über ein Koppelglied RG mit dem Stromregler KI verbunden ist, so dass eine Ausgangsgröße (D) des Rechengliedes RG' oder des Koppelgliedes RG als Stromsoll-

wert für den Stromregler KI zur Verfügung steht, wobei dem Stromregler KI eine einem in der zweiten Drosselspule D1.2 gemessenen Strom IS proportionale Größe I_S als Ist-Wert zugeführt wird und

wobei ein Ausgang (60) des Stromreglers KI zur Regelung einer Ausschaltzeit T-OFF mit einer Steuereinheit (40) verbunden ist, deren Ausgang GA mit einem Steuereingang G des Leistungstransistors T verbunden ist. 2. Schaltnetzteil (10) zur Umwandlung einer an einem Eingangskreis (12) anliegenden Eingangsspannung UE in eine an einem mit einer Last CA, LA belasteten Ausgangskreis (14) anliegende geregelte Ausgangsspannung UA,

wobei der Eingangskreis (12) eine erste Drosselspule D1.1 aufweist, die über eine erste Verbindungsstelle (18) in Serie mit einem Kondensator CS verbunden ist, der über eine zweite Verbindungsstelle (20) über eine Diode DE mit einem ersten Anschluss (22) des Ausgangskreises (14) verbunden ist, der seinerseits mit einem zweiten Anschluss (24) über eine Verbindungsleitung (26) an einem Eingang (28) des Eingangskreises (12) liegt und

wobei zwischen der ersten Verbindungsstelle (18) und der Verbindungsleitung (26) ein Leistungstransistor T und zwischen der zweiten Verbindungsstelle (20) und der Verbindungsleitung (26) eine zweite, mit der ersten Drosselspule D1.1 magnetisch gekoppelte Drosselspule D1.2 angeordnet ist,

wobei das Schaltnetzteil (10) einen Regelkreis (38) mit einem Spannungsregler KU, einem Stromregler KI sowie einer Steuereinheit (40) aufweist,

wobei ein Ausgang (48) des Spannungsreglers KU bei einer doppelweggleichgerichteten Eingangsspannung UE über ein Rechenglied RG' zur PFC-Bewertung oder bei einer gleichförmigen Eingangsspannung UE über ein Koppelglied RG mit dem Stromregler KI verbunden ist, so dass eine Ausgangsgröße (D) des Rechengliedes RG' oder des Koppelgliedes RG als Stromsollwert für den Stromregler KI zur Verfügung steht,

wobei dem Stromregler KI eine einem in der zweiten Drosselspule D1.2 gemessenen Strom IS proportionale Größe I_S als Ist-Wert zugeführt wird,

wobei ein Ausgang (60) des Stromreglers KI zur Regelung einer Ausschaltzeit T-OFF mit einer Steuereinheit (40) verbunden ist, deren Ausgang GA mit einem Steuereingang G des Leistungstransistors T verbunden ist und wobei die Last CA, LA über einen Transformator TR mit dem Eingangskreis (12) verbunden ist, wobei die Last CA, LA über eine Diode DA mit einer Sekundärwicklung T1.2 des Transformators T verbunden ist und wobei eine Primärwicklung T1.1 des Transformators T einerseits mit der Diode DE und andererseits mit der Verbindungsleitung (26) verbunden ist.

3. Schaltnetzteil nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass die dem Strom IS proportionale DC-Größe bzw. Gleichgröße an einem in Reihe mit der Drosselspule D1.2 liegenden Messumformer SE wie Shunt gemessen wird.

4. Schaltnetzteil nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass das Rechenglied RG' zur PFC-Bewertung einen Eingang B für eine Sinusform aufweisende Eingangsspannung UE und einen weiteren Eingang C für den Spitzenwert der Eingangsspannung als Gleichspannungswert UES aufweist, wobei an einem Ausgang (52') ein Signal

$$D = A \times B/C$$

mit

$$B/C = UE/UES \neq f(UE)$$

ansteht.

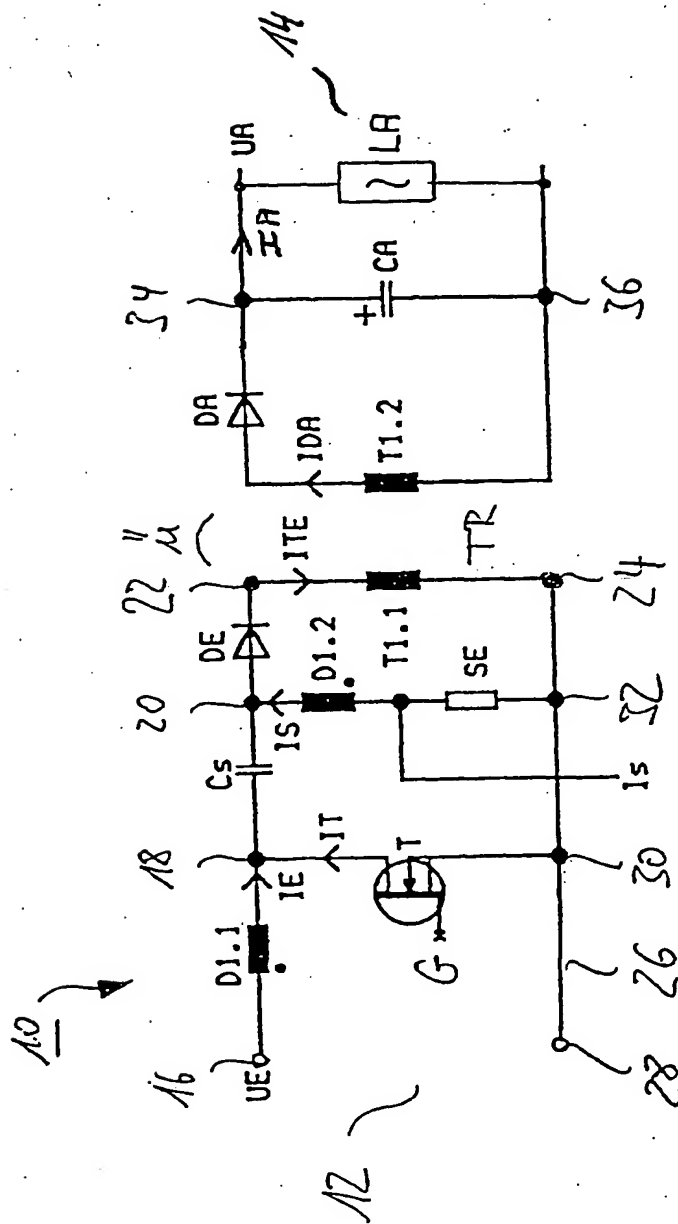
5. Schaltnetzteil nach Anspruch 1 oder 2, dadurch gekennzeichnet, dass das Koppelglied RG als Widerstands-Diodennetzwerk ausgebildet ist, wobei der Ausgang (48) des Spannungsreglers KU über eine Reihenschaltung aus zwei Widerständen mit dem Stromregler KI verbunden ist und eine Mittclanzapfung zwischen den Widerständen über eine Diode, vorzugsweise Z-Diode an Masse-Potential liegt.
6. Schaltnetzteil nach zumindest einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass der Spannungsregler KU über ein potentialtrennendes Übertragungselement wie OPTO-Koppler mit dem Rechenglied RG, RG' verbunden ist.
7. Schaltnetzteil nach zumindest einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Steuereinheit (40) zumindest zwei Stromquellen IQ1, IQ2, wie Stromspiegel zum Laden und Entladen eines Kondensators C1 sowie einen Komparator (66) aufweist, dessen Eingang (64) mit dem Kondensator C1 zur Messung der Kondensatorspannung verbunden ist, wobei dessen Ausgang (76) einerseits mit dem Leistungstransistor T und andererseits mit Schaltelementen S1, S2 wie Diodentoren verbunden ist, die in Abhängigkeit eines Ausgangssignals GA des Komparators (66) den Lade- bzw. Entladevorgang zur Bestimmung der Ein- bzw. Ausschaltzeiten T-On bzw. T-Off einleiten.
8. Schaltnetzteil nach zumindest einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Ausschaltzeit T-OFF durch die Ausgangsgröße $E = I_2$ des Stromreglers KI regelbar ist.
9. Schaltnetzteil nach zumindest einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Stromquelle IQ1 eingangsseitig über einen Widerstand R_1 mit dem Stromregler KI und ausgangsseitig über das Schaltelement S1 mit dem Kondensator C1 verbunden ist.
10. Schaltnetzteil nach zumindest einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Stromquelle IQ2 über einen Widerstand R_2 mit der Eingangsspannung UE verbunden ist und ausgangsseitig über das Schaltelement S2 zum Aufladen des Kondensators mit diesem verbunden ist.
11. Schaltnetzteil nach zumindest einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Einschaltzeit T-On umgekehrt proportional zu der Eingangsspannung UE ist.

Hierzu 2 Seite(n) Zeichnungen

55

60

65



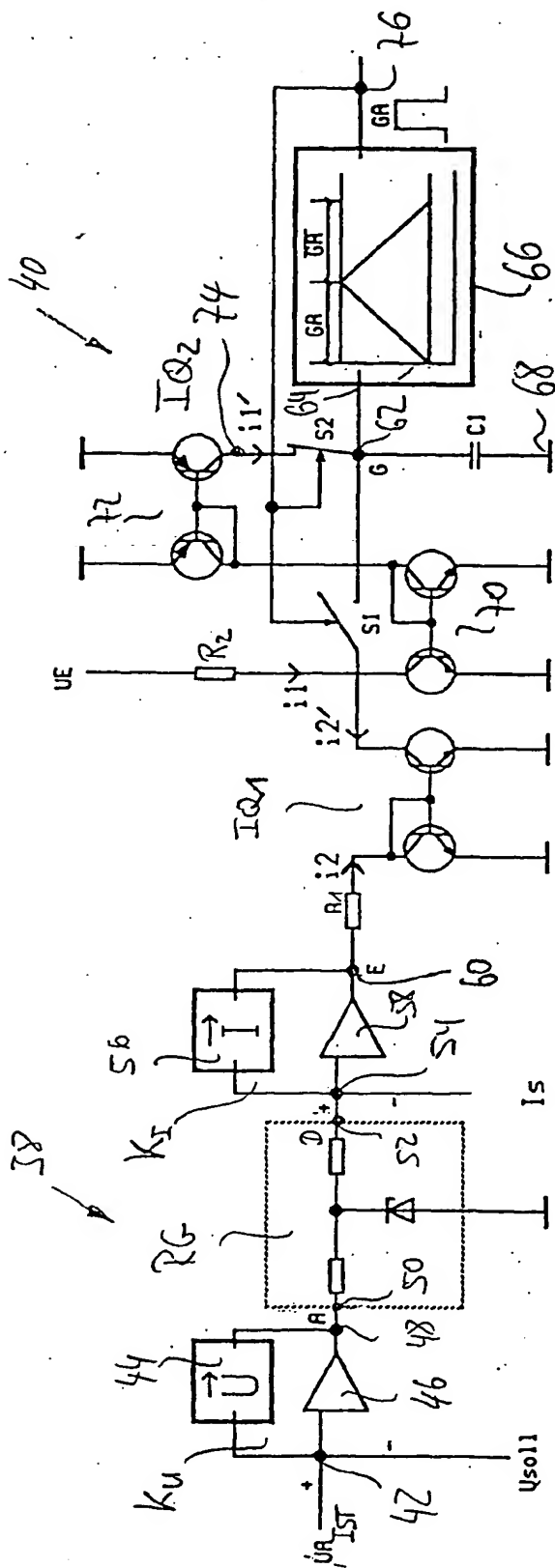


Fig. 2

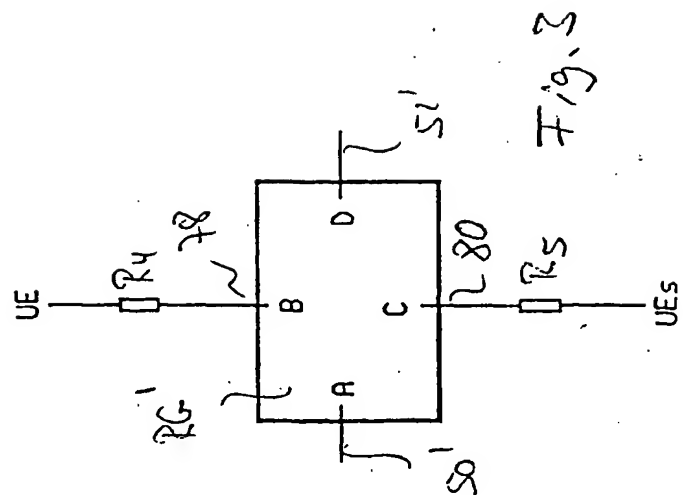


Fig. 3